

DERWENT-ACC- 1982-L6956E
NO:

DERWENT- 198236
WEEK:

COPYRIGHT 2006 DERWENT INFORMATION LTD

TITLE: Carrier frequency or PCM data transmission system - has two push-pull load transistors controlled by flip=flop and transistor circuit

INVENTOR: FLEGEL, K

PATENT-ASSIGNEE: FLEGEL K[FLEGI]

PRIORITY-DATA: 1980DD-0222069 (June 23, 1980)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
DD 154758 A	April 14, 1982	N/A	✓ 011	N/A

INT-CL (IPC): H02M001/08

ABSTRACTED-PUB-NO: DD 154758A

BASIC-ABSTRACT:

The circuit is used for data transmission and has a remote supply and includes a push-pull voltage controller. There are two HV load transistors in the push-pull voltage transducers. A J-K flip-flop (1) is used for dividing the frequency of a pulse-width modulated of pulses. The pulses are produced by a control switching network.

The two separate outputs of the flip-flop are connected to the bases of two transistors (8,9) whose emitters are earthed. Their collectors are connected via resistors (10,11) to the push-pull device (12). The outputs of the push-pull device are connected via resistors (13,14) to the emitters of switching transistors (15,16). The collectors of the switching transistors are connected to the bases of two load transistors (31,32) with their emitters connected together in a push-pull arrangement.

CHOSEN- Dwg.1/2
DRAWING:

TITLE-TERMS: CARRY FREQUENCY PCM DATA TRANSMISSION SYSTEM TWO PUSH PULL LOAD TRANSISTOR CONTROL FLIP=FLOP TRANSISTOR CIRCUIT

DERWENT-CLASS: U24 W01

EPI-CODES: U24-D01A; W01-A08;



Wirtschaftspatent

Erteilt gemäß § 5 Absatz 1 des Aenderungsgesetzes
zum Patentgesetz

ISSN 0433-6461

(11)

0154 758

Int.Cl.³

3(51) H 02 M 1/08

AMT FUER ERFINDUNGS- UND PATENTWESEN

In der vom Anmelder eingereichten Fassung veroeffentlicht

(21) WP H 02 M/ 222 069

(22) 23.06.80

(44) 14.04.82

(71) siehe (72)

(72) FLEGEL, KUNO, DIPL.-ING.; DD;

(73) siehe (72)

(74) RUDOLF ZECH, INSTITUT FUER NACHRICHTENTECHNIK BERLIN, BFS, 1160 BERLIN,
EDISONSTR. 63

(54) SCHALTUNGSANORDNUNG FUER GEREGLTE FERNSPEISEGERAETE MIT GEGENTAKTSPANNUNGSWANDLER
IN NACHRICHTENUEBERTRAGUNGSANLAGEN

(57) Die Erfindung bezieht sich auf Fernspeisegeraete mit Gegentaktspannungswandler, die in Traegerfrequenz- oder PCM-Uebertragungsanlagen zum Einsatz gelangen. Ziel ist es, fuer die eingesetzten Hochspannungsleistungstransistoren einen sehr groeBen Bereich des Tastverhaeltnisses bei geringen Verlusten, vor allem bei maximaler Impulsbreite, zu erreichen. Die Aufgabe besteht darin, unter Verwendung eines JK-Flip-Flops und eines Schaltverstaerkers den Gegentaktsteueruebertrager so anzusteuern, daB er in der Lage ist, einen relativ groeBen Variationsbereich des Impulsverhaeltnisses zu verarbeiten. Erreicht wird dies durch die Ansteuerung eines Gegentaktsteueruebertragers mit einem Impulsverhaeltnis von 0,5, wobei die Durchsteuerspannung zu den Basen der Hochspannungsleistungstransistoren nur dann uebertragen wird, wenn zwischengeschaltete Schalttransistoren ueber den Schaltverstaerker durch die impulsbreitenmodulierten Impulsfolge in den DurchlaBzustand gesteuert werden. -Figur1-

Berlin, den 30.5.1980
Ze/Ks 29170/

Anmelder

2 2 2 0 6 9 - 4 -

Titel

Schaltungsanordnung für geregelte Fernspeisegeräte mit Gegentaktspannungswandler in Nachrichtenübertragungsanlagen

Anwendungsgebiet

Die Erfindung betrifft eine Schaltungsanordnung für geregelte Fernspeisegeräte mit Gegentaktspannungswandler, die in Trägerfrequenz- oder PCM-Übertragungsanlagen zum Einsatz gelangen. Fernspeisegeräte für derartige Übertragungsanlagen bestehen in der Regel aus geregelten, mit Hochspannungs-Leistungstransistoren ausgeführten Spannungswandlerschaltungen, die im Normalbetrieb zwischen minimaler und maximaler Ausgangsspannung einen konstanten Strom abgeben und im Leerlauf einen vorgegebenen maximalen Spannungswert einhalten. Im Interesse eines hohen Wirkungsgrades arbeiten moderne Geräte nach dem Prinzip der Impulsbreitenregelung, wobei sich bei großen Ausgangsleistungen der Einsatz von Gegentaktwandlern als günstig erweist. Entsprechend den erforderlichen Eigenschaften von Fernspeisegeräten ist ein sehr großes Verhältnis zwischen

minimaler und maximaler Impulsbreite erforderlich. Da die maximale Impulsbreite mit der Impulsfrequenz, zum Beispiel 20 kHz, vorgegeben ist, ergeben sich für die minimale Impulsbreite Werte unter 1/ μ sec.

Die Realisierung sehr kleiner Impulszeiten und damit kleiner Speicherzeiten sowie geringer Umschaltverluste der Hochspannungsleistungstransistoren der Gegentaktwandler erfordert zum Abschalten eine hohe negative Basis-Emitter-Sperrspannung, wobei die Abschaltflanke je nach Eigenschaften der Hochspannungsleistungstransistoren, im weiteren Leistungstransistoren genannt, noch einen bestimmten zeitlichen Verlauf aufweisen muß.

Charakteristik bekannter technischer Lösungen

Es ist bekannt, zur Erzeugung einer hohen negativen Basis-Emitter-Sperrspannung die Ansteuerschaltung der Leistungstransistoren mit einer positiven und einer negativen Hilfsspannung zu betreiben, vgl. Valvo Technische Informationen für die Industrie Nr. 761027, "Schaltnetzteile mit Transistoren der Reihe B0 X 80", Bild 27.

Ist, wie im vorliegenden Fall, die Eingangsspannung des Schaltnetzteiles eine Wechselspannung, dann können mit Hilfe eines Zusatzübertragers diese beiden Hilfsspannungen mit geringem Aufwand erzeugt werden. Der Aufwand wird jedoch beträchtlich höher, wenn die Eingangsspannung des geregelten Gegentaktwandlers, wie bei Fernspeisegeräten üblich, eine Gleichspannung ist; außerdem steigt dann der Leistungsbedarf für die Ansteuerung an. In diesem Falle ist es vorteilhafter, die Ansteuerschaltung mit einer Hilfsspannung zu betreiben und im Interesse des Leistungsbedarfs einen Ansteuerübertrager zu verwenden, vgl. DD-PS 127 004, H 02 M/1.08. Diese Lösung ist jedoch für eine sehr große Variation der Impulsbreite, wie sie bei Fernspeisegeräten erforderlich ist, nicht geeignet, da bei sehr kleinen Impulsbreiten die Amplitude der Durchsteuerimpulse nicht mehr ausreicht. Außerdem erfährt der

Ansteuerübertrager eine sehr große Gleichstrommagnetisierung, wodurch sich erhebliche Verluste einstellen. Die bekannten Lösungen beziehen sich im wesentlichen auf Eintaktwandler, das heißt, für Gegentaktwandler wäre zunächst der doppelte Aufwand erforderlich, wobei dieser sich noch insofern erhöht, als aus den unipolaren, impulsbreiten-modulierten Impulsen der Regelschaltung mit der Frequenz $2f_0$ die Gegentaktimpulse mit der Frequenz f_0 erzeugt werden müssen.

Eine hierfür bekannte Schaltung mit Gegentaktwandler benutzt für die genannte Umwandlung einen JK-Flip-Flop und zwei NAND-Gatter, vgl. Valvo Technische Informationen für die Industrie Nr. 770415, "Steuer- und Regelschaltung TDA 1060 für Schaltnetzteile", Bild 13.

Für die nachgeschaltete Ansteuerschaltung treten jedoch die bereits vorher beschriebenen Nachteile ein.

Ziel der Erfindung

Ziel der Erfindung ist es, für die Leistungstransistoren eine relativ kleine Impulsbreite zu realisieren und außerdem bei maximaler Impulsbreite, also maximaler Ausgangsleistung geringe Verluste der Leistungstransistoren zu garantieren, bei einem geringen Aufwand und Leistungsbedarf für die Ansteuerung.

Wesen der Erfindung

Der Erfindung liegt die Aufgabe zugrunde, unter Verwendung eines JK-Flip-Flops und eines Schaltverstärkers den Gegentaktsteuerübertrager so anzusteuern, daß er in der Lage ist, einen relativ großen Variationsbereich des Impulsverhältnisses zu verarbeiten.

Erfindungsgemäß wird diese Aufgabe dadurch gelöst, daß an den beiden zueinander negierten Ausgängen des JK-Flip-Flops liegende Impulse mit einem Tastverhältnis von 0,5 und einer gegenüber der Regelschaltung halbierten Impulsfrequenz über

zwei Transistoren den Gegentaktsteuerübertrager sowie über zwei Schalttransistoren der beiden Gegentaktzweige zwei Leistungstransistoren nur dann durchsteuern, wenn eine positive Spannung am jeweiligen Ausgang des Gegentaktsteuerübertragers vorliegt und die Schalttransistoren durch eine impulsbreitenmodulierte Pulsfolge der Regelschaltung über den Schaltverstärker in den Durchlaßzustand gesteuert werden, während die Leistungstransistoren vom Gegentaktsteuerübertrager über zwei zu den Schalttransistoren parallel geschaltete Dioden gesperrt sind.

Die Erfindung stellt sicher, daß das JK-Flip-Flop über die zwei Transistoren mit Begrenzungswiderständen im Kollektorkreis den Gegentaktsteuerübertrager unabhängig von der Impulsbreite immer im Impulsverhältnis 1:1 ansteuert. Die beiden Ausgangswicklungen des Gegentaktsteuerübertragers sind dabei über je einen Linearisierungswiderstand in Reihe mit je einem Schalttransistor, zu dem eine Diode antiparallel geschaltet ist, mit den Basis-Emitter-Strecken der im Gegentakt arbeitenden Leistungstransistoren verbunden. Die beiden Schalttransistoren im Basiskreis der Leistungstransistoren werden über den als Negator wirkenden Schaltverstärker von der impulsbreitenmodulierten Pulsfolge mit der Frequenz $2f_0$ angesteuert, die gleichzeitig auch das JK-Flip-Flop steuert.

Der Gegentaktsteuerübertrager wird somit stets mit dem Impulsverhältnis 1:1 angesteuert, eine Übertragung der Durchsteuerleistung zu den Leistungstransistoren erfolgt jedoch nur dann, wenn die in ihrem Basiskreis liegenden Schalttransistoren während der Dauer einer Impulsbreite geöffnet sind. Die negative Basis-Emitter-Sperrspannung gelangt über die zu den Schalttransistoren antiparallel liegenden Dioden vom Ansteuerübertrager zu den Leistungstransistoren.

Die Erfindung ermöglicht damit unabhängig vom Variationsbereich, zum Beispiel von 1:2 bis 1:100, des Impulsverhältnisses für die Leistungstransistoren mit einem Gegentaktsteuerübertrager exakt die Durchsteuerimpulse für die Leistungstransistoren zu übertragen sowie eine ausreichend hohe negative

Sperrspannung sicherzustellen. Die Magnetisierungsströme und damit die Verluste des Übertragers können hierbei relativ klein gehalten werden.

Zur Formung des zeitlichen Verlaufes der Basis-Emitter-Sperrspannung der Leistungstransistoren entsprechend ihren Eigenschaften können zwischen den Linearisierungswiderständen und Schalttransistoren im Basiskreis der Leistungstransistoren sowie zwischen den beiden Transistoren des Schaltverstärkers Verzögerungsnetzwerke eingeschaltet werden. Die Erfindung eignet sich auch für solche Fernspeisegeräte, bei dem Eintaktwandler Verwendung finden, bis zu einem Impulsverhältnis von 0,5. In diesem Falle genügt eine Ausgangswicklung für den Gegentaktsteuerübertrager.

Ausführungsbeispiel

Anhand eines in der Zeichnung wiedergegebenen Ausführungsbeispiels wird die Erfindung näher erläutert. Hierin zeigen:

Fig. 1: ein Prinzipschaltbild eines Fernspeisegerätes und

Fig. 2: ein zugehöriges Impulsdiagramm.

Die Wirkungsweise der Schaltung ist wie folgt.
Vom Ausgang eines Gegentaktwandlers 3 wird die Meßgröße "Ausgangsstrom" oder "Ausgangsspannung", zu einer Regelschaltung 2 geführt. Die Regelschaltung 2 liefert eine mit der Meßgröße impulsbreiten-modulierte Pulsfolge der Frequenz $2f_0$. Diese Impulsfolge triggert ein JK-Flip-Flop 1 an dessen beiden Ausgängen entsprechend Fig. 2. Gegentaktimpulse mit der Frequenz f_0 und dem Tastverhältnis 0,5 entstehen. Mit diesen Impulsen wird über zwei Steuertransistoren 8;9, zwei Widerstände 10;11 ein Gegentaktsteuerübertrager 12 mit einem Impulsverhältnis 1:1 angesteuert. Die beiden Ausgangswicklungen des Gegentaktsteuerübertragers 12 speisen über zwei Widerstände 13;14 und über zwei Schalttransistoren 15;16 zwei Leistungstransistoren 31;32 im Gegentakt. Ihre negative Sperrspannung erhalten die Leistungstransistoren 31;32 über

zwei Dioden 19;20 vom Gegentaktsteuerübertrager 12. Die Pulsfolge der Regelschaltung 2 steuert neben dem JK-Flip-Flop 1 auch einen Schaltverstärker 4, der während der Impulsdauer wiederum die Schalttransistoren 15;16 durchsteuert. Der sich hieraus ergebende, gewünschte zeitliche Verlauf der Basis-Emitterspannungen der beiden Leistungstransistoren 31;32 zeigt Fig. 2. Vier Widerstände 10 bis 14 am Gegentaktsteuerübertrager 12 dienen der Strombegrenzung und Linearisierung. Zur Beeinflussung der Schaltflanken der Ansteuerimpulse und damit der Ausgangsimpulse der Leistungstransistoren 31;32 können zwischen den Emittern der Leistungstransistoren 31;32 und im Basis-Emitterkreis eines Transistors 44 des Schaltverstärkers 4 Verzögerungsnetzwerke 21;22;43, bestehend aus Widerständen, Kapazitäten, Induktivitäten und Dioden, geschaltet werden. Erfordert die Konzeption des Gesamtgerätes eine Potentialtrennung zwischen dem Ansteuerkreis und dem Basiskreis der Leistungstransistoren 31;32 dann wird in den Kollektorkreis eines Transistors 44 des Schaltverstärkers 4 ein Übertrager geschaltet, dessen zwei Sekundärwicklungen die beiden Schalttransistoren 15;16 zwischen Basis und Emitter speisen.

Erfindungsanspruch

1. Schaltungsanordnung für geregelte Fernspeisegeräte, mit einem mit zwei Hochspannungsleistungstransistoren bestückten Gegentaktspannungswandler, einem JK-Flip-Flop zur Frequenzteilung einer impulsbreiten-modulierten Pulsfolge der Regelschaltung, und einem Schaltverstärker nebst einem Gegentaktsteuerübertrager zur Leistungsanpassung, in Nachrichtenübertragungsanlagen, dadurch gekennzeichnet, daß die an den beiden zueinander negierten Ausgängen des JK-Flip-Flops (1) liegenden Impulse mit einem Tastverhältnis von 0,5 und einer gegenüber der Regelschaltung halbierten Impulsfrequenz über zwei Transistoren (8;9) den Gegentaktsteuerübertrager (12) sowie über zwei Schalttransistoren (15;16) der beiden Gegentaktzweige die beiden Hochspannungsleistungstransistoren (31;32) nur dann durchsteuern, wenn eine positive Spannung am jeweiligen Ausgang des Gegentaktsteuerübertragers (12) vorliegt und die Schalttransistoren (15;16) durch eine impulsbreiten-modulierten Pulsfolge der Regelschaltung (2) über den Schaltverstärker (4) in den Durchlaßzustand gesteuert werden, während die Hochspannungsleistungstransistoren (31;32) vom Gegentaktsteuerübertrager (12) über zwei zu den Schalttransistoren (15;16) parallel geschaltete Dioden (19;20) gesperrt sind.
2. Schaltungsanordnung nach Punkt 1, dadurch gekennzeichnet, daß zur Beeinflussung der Schaltflanken der Ansteuerimpulse und damit der Ausgangsimpulsform der Hochspannungsleistungstransistoren (31;32) zwischen die Emitter der Schalttransistoren (15;16) und die Emitter der Hochspannungsleistungstransistoren (31;32) Verzögerungsnetzwerke (21;22), bestehend aus Widerständen, Kapazitäten, Induktivitäten und Dioden, geschaltet sind.

3. Schaltungsanordnung nach Punkt 1 und 2, dadurch gekennzeichnet, daß zur Ansteuerung von Eintaktwandlern mit Tastverhältnissen bis 0,5 auf dem Gegentaktsteuerübertrager (12) nur eine Ausgangswicklung angeordnet ist.

Hierzu 2 Seiten Zeichnungen

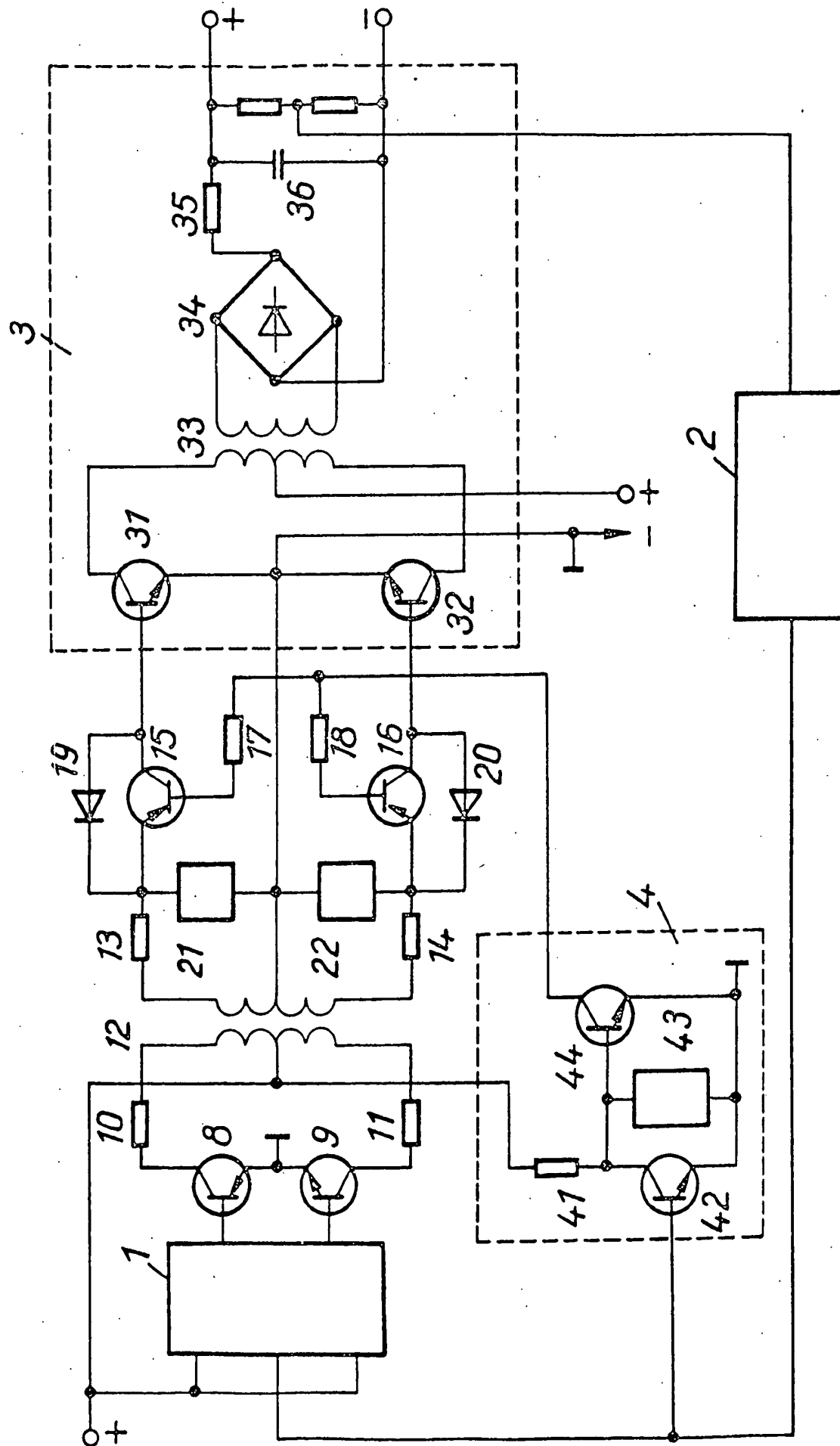


Fig. 1

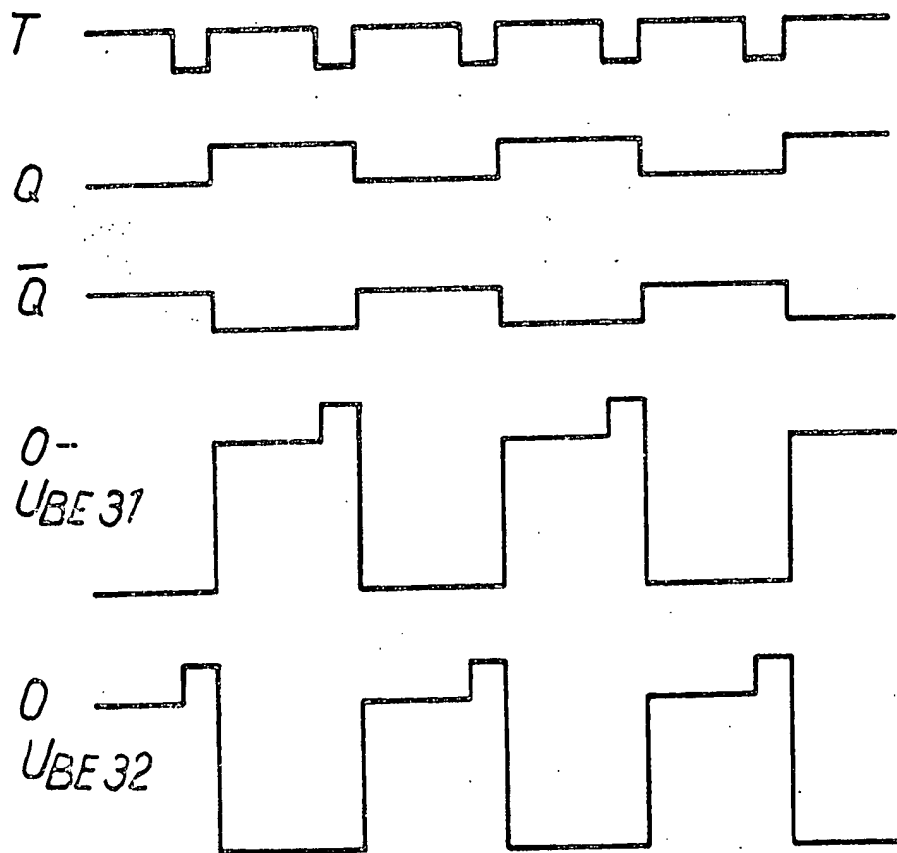


Fig. 2